

研究成果報告書

研究 題 目		段階的デューティ比制御法を用いたスーパーキャパシタ蓄電技術		実施年度	
				平成 26・27 年度	
代表研究者	所属	近畿大学工学部			
	氏名	中田 俊司		印	
<p>1. 研究の目的・背景</p> <p>本研究では、キャパシタの蓄電および放電に関し、エネルギー流を制御するスイッチングトランジスタを用いて、抵抗成分 R により発生する Ri^2 のジュール熱を零とする制御方法を構築する。これにより、キャパシタへのエネルギーの蓄電および放電において、エネルギー損失を零としたエネルギー効率の高い充放電制御方法を実現する。</p> <p>このエネルギー損失を零とする回路を実現するために、断熱充電回路の手法を用いる。断熱充電は、キャパシタへの充放電過程において、エネルギー損失を零とすることが可能な技術であり、Landauer と Bennett によりその原理が指摘された。その後、Svensson と Koller が具体的なタンクキャパシタを用いた回路構成により、断熱充電を実現する方法を提案した。この方法は、$N-1$ 個のタンクキャパシタと電源電圧 V を用いて $V/N, 2V/N, \dots, (N-1)V/N, V$ の N 個の電圧を生成し、これらの電圧をキャパシタに順次印加することにより準静的に充電し、放電時にはその逆の過程をとるという回路構成を用いる。この回路により、キャパシタへの充放電のエネルギー損失が $1/N$ 倍に低減することが示された。しかしながら、この回路の問題点は、タンクキャパシタが $N-1$ 個必要な点であり、より一層のエネルギー損失の低減を実現するためには、タンクキャパシタの数をさらに、2 倍、4 倍と大きくしなければならない点である。</p> <p>これを解決するために、インダクタとスイッチングトランジスタを用いて、電源からの電流を制御してデジタル的に充電を行う回路方式を考案した。この回路は、初期電圧 V_i から最終電圧 V_f までデューティ比を段階的に制御することにより、キャパシタを段階的に充電し、かつその充電電圧を等間隔とすることにより、エネルギー散逸を最小とすることを特徴としている。すなわち、$(V_f - V_i)/N$ のステップ電圧幅で V_i から V_f まで充電する方法である。ブレッドボード上に回路を構成し、8 step の階段電圧を用いて充電および放電を行った場合に、エネルギー損失が $1/8$ となることを実験的に確認した。</p> <p>本研究では、この断熱充電回路の設計において、デューティ比制御を PIC マイコンを用いて行うこととした。PIC マイコンの制御はアセンブラを用いることとし、ソフトウェア設計を行うことにより、大容量の 1000F 程度のスーパーキャパシタへの充放電を行い、効率的なエネルギーの蓄電が行えることを実証することを目的とする。</p> <p>本研究により、PIC マイコンにより、断熱充電回路が実現可能であることを初めて示すことができる。また実用上も、発電機出力と大容量のスーパーキャパシタのインターフェースを容易に実現することが可能となる。</p>					

2. 研究成果及び考察（申請時の計画に対する達成度合を織込む）

階段電圧を生成するために、アセンブラにより、デューティ比を 1/8, 2/8, 3/8, 4/8, 5/8, 6/8, 7/8, 1 と変化させ、次に逆方向に変化させるようにプログラムを作成した。設計した回路構成を図 1 に示す。PIC マイコンは PIC16F84A を用いた。pMOS と nMOS は大電力用のパワー MOSFET であり、2SJ438 と 2SK2231 を用いた。断熱充電回路の実験に今回初めてこれらのパワー MOSFET を用いることとした。インダクターは、1.4mH のトロイダルコイルを用いている。蓄電を行うスーパーキャパシタは、6 F の容量を持つ電気二重層キャパシタを用いた。この値は、従来の断熱充電回路において使用したアルミ電解コンデンサの 6 万倍の値である。PIC の出力端子からの信号ではパワー MOSFET を高速に駆動することができないため、4049B のインバータ IC を用い電流駆動力を高めた。測定回路を、図 2 に示す。電源から電源—コイル—キャパシタと流れ出る電流 I_p 、GND からコイルの誘導起電力により、GND—コイル—キャパシタと流れる電流 I_g 、 I_p と I_g との和であるキャパシタへ流れ込む電流 I_c を 3 つのマルチメータで測定した。これらに加え、キャパシタの電位 V_c を別のマルチメータで測定した。これら 4 個の測定信号をパーソナルコンピュータにリアルタイムに取り込むシステムを構築した（図 3）。

測定結果を図 4, 5 に示す。図 4 は PIC マイコンを用いて初めてデジタル制御を行った 8 ステップ充電時のキャパシタ電圧の変化を示す。図 5 は 8 ステップ時のキャパシタ充電電流を示す。比較のために、4, 2, 1 ステップの電流波形も示している。8 ステップ時において、電流が 1/8 倍となっており、エネルギー散逸は $\int R(I/N)^2 dt \times N$ より 1/8 倍となることが実験により確認された。また充電効率の値については、ステップ数を 32 とした回路において、95% と良好な結果が得られることが分かった。さらに提案回路を用いてキャパシタモジュール 116 F の充電実験を行ったところ、91% の充電効率を得られた。本研究は当初の構想の約 7 割を達成していると思われる。

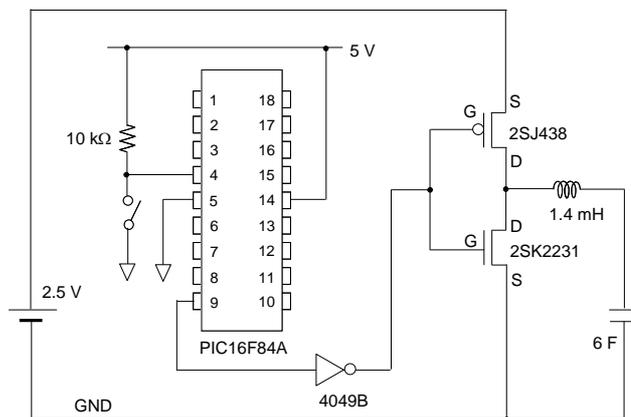


図 1

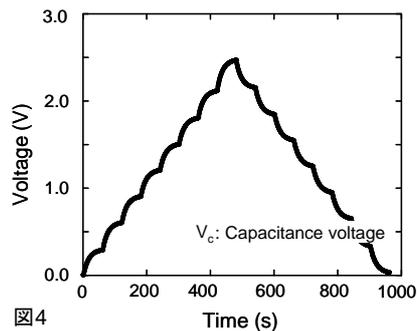


図 4

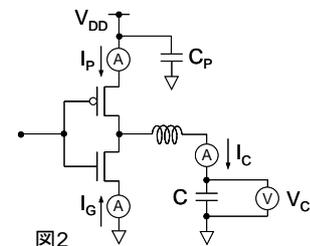


図 2



図 3

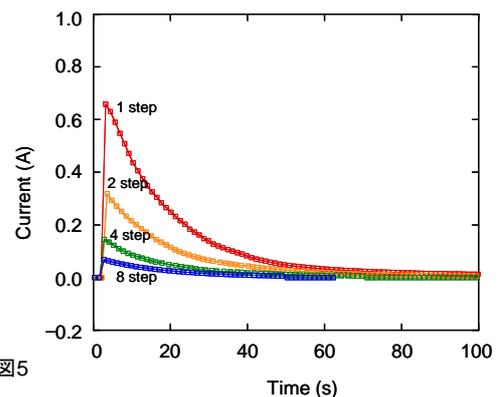


図 5

3. 経費の使用状況（申請時の計画に対する実績を記述）

[設備備品費]

デジタルマルチメータ 4 台による測定システム 2 組の立ち上げなどのために、デジタルマルチメータについて計画よりも多い 9 台を購入した。そのため、オシロスコープは購入を行わないこととし、またキャパシタモジュールについても、予算を減額し、383 F、116 F のキャパシタモジュールをそれぞれ 4 台と 1 台の購入を行うこととした。

[消耗品費]

早期にデジタル充電回路の設計を行うために、IC ボード部品を 4 台、PIC ライター部品 1 式を購入した。また、より高性能な PIC への書き込みを検討するために、より多くの種類の PIC への書き込みが実現できる PIC kit 3 の購入を行った。また PIC の PWM 動作を確認するために、LED 出力ボード、DC モータ制御ボード、ステッピングモータ制御ボードの購入を行った。また、PIC のプリント基板への実装検討のために、電子回路部品の購入を行った。

[旅費]

成果発表のために電気学会全国大会に 1 回、電子回路の情報収集のために電気学会研究会に 1 回参加した。

4. 将来展望（今後の発展性、実用化の見込み等について記述）

提案回路は、スイッチングトランジスタの ON/OFF の割合であるデューティ比率を、マイクロコンピュータを用いてデジタル的に変化させることにより、キャパシタへの充電および放電電流を制御するものであり、デジタル的なキャパシタの充放電を可能とする。これにより、従来行っていたシャント抵抗の両端の電圧を計測し、この値を用いてアナログ的にスイッチングトランジスタの ON/OFF を制御する必要がなくなる。シャント抵抗を用いた場合には、大電流が流れた場合に素子寿命が短くなり、素子の交換といったメンテナンスが必要という問題点が発生する。しかしながら、本回路を用いるならばシャント抵抗を用いないために、メンテナンスが不要となる。このため、大電流が流れる用途において極めて有効な技術と考えられる。また本回路のもう一つの特徴は、放電時においては、同じ回路が今度は昇圧回路としての役割をもっていることであり、双方向性を有する充放電回路となっている点である。以上の優位点を活かすならば早期に実用化されるだろうと考えている。今後は、より大きな電流によるフィールド試験を行う必要があるが、回路上の問題はなく、実装上の発熱の問題などを解決していく必要があると現在推測している。放熱対策を十分に行う事により、安全性や長期信頼性が確保できるものと考えている。また高電圧領域におけるキャパシタへの充放電を行う場合においては、マイクロコンピュータの電源電圧と充放電回路の電圧との間に大きな乖離が発生するため、このインターフェース部分の回路設計も、今後の重要な研究テーマと位置づけている。

5. 成果の発表（学会での発表、学術誌への投稿等を記載。予定を含む）

[1] 中田俊司、牧野博之、松田吉雄、デューティ比制御法による高効率キャパシタ蓄電技術、平成 27 年電気学会全国大会（東京都市大学） 6-256, pp. 434, 2015.

[2] 中田俊司、小野雅貴、崎谷正人、マイクロプロセッサを用いたスイッチングトランジスタのデューティ比制御法による高効率スーパーキャパシタ蓄電技術、平成 27 年電気学会電力・エネルギー部門大会（名城大学） 111, pp. 1-2-9 – 1-2-10, 2015.

[3] 中田俊司、デューティ比デジタル制御法による高効率スーパーキャパシタ蓄電技術、平成 28 年電気学会全国大会（東北大学） 6-283, pp. 482, 2016.

[4] 中田俊司、マイクロプロセッサによる高効率スーパーキャパシタ蓄電回路技術、近畿大学工学部研究報告 No. 50, 2016.

[5] Shunji Nakata, Masaki Ono, Masato Sakitani, “An adiabatic circuit with consecutive changes of the duty ratio of the switching transistor using a microprocessor,” preparation for publication.