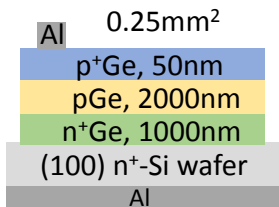


研究成果報告書

研 究 題 目		スパッタエピタキシー法による Ge 太陽電池の開発 発	実 施 年 度
			26-27 年度
代 表 研 究 者	所 属	島根大学 総合理工学研究科	
	氏 名	葉 文昌 印	
1. 研究の目的・背景			
ゲルマニウムは 0.66eV のバンドギャップを持つため、波長 1800nm の赤外光にも感度を持つ。また Ge は GaAs と格子定数がほぼ一致する為、GaAs 系多接合型太陽電池のボトムセルとして応用されている。しかし Ge 基板の高コストが問題で、Si 上への Ge のヘテロエピタキシー技術が期待されている。また近年では Si 単一接合セルの限界効率を突破するために、GaAs をトップセルとして Si 上へ成長させる提案がされており、両者の異なる格子定数を乗り越えるためのバッファ層として Ge 膜が必要となる。これまでは Si 上への Ge 成長は、MBE や CVD 法でよく研究されてきたが、転位が少ない Ge 膜の成長はまだ十分に確立されていない。またこれら方法は太陽電池製造に求められる低コスト、大面積、環境にやさしいなどの条件を満たしていない。われわれはこれまで Si、Ge 等 4 族元素のスパッタエピタキシーを研究して来た。n⁺-Si エミッタをスパッタエピタキシーで形成した Si 太陽電池を作製して、従来の熱拡散法で形成したものよりも高い量子効率が見られることを示した。Si 上の Ge ヘテロエピタキシーも実現しているが、太陽電池応用の有効性を示すためには Si 上 Ge 太陽電池を試作する必要がある。これを実現するために、本研究では以下の 4 項目について検討した。 <u>1.Si 上 Ge のヘテロエピ成長</u> Si/Ge 界面には Si/Ge 間に存在する 4%の格子定数差により欠陥が発生する。アニールによる Ge 膜の膜質改善とパシベーションを行う。 <u>2.エピ成長 Ge 膜の伝導型/率制御</u> Ge 太陽電池作製にはエミッタと背面電界でそれぞれ 10¹⁹cm⁻³ 濃度以上の n 型 Ge と p 型 Ge、また光吸収層では 10¹⁶cm⁻³ 以下の i 型 Ge が必要となる。本研究では n 型と p 型でそれぞれ Al と Sb を Ge と同時スパッタすることによって伝導型/率制御を行う。 <u>3.pn 接合形成と特性評価</u> Pn-Ge ダイオードを試作し特性評価を行う。 <u>4.Ge 太陽電池の製作</u> 図 1 に試作する太陽電池構造を示す。p⁺型 Si 基板上に Ge の p⁺型裏面電界層、i 型光吸収層、n⁺エミッタ層を順次スパッタエピタキシャル成長させ、最後に表面電極及び背面電極を形成して太陽電池を試作・評価する。			
			
		図1 試作する太陽電池構造	

2. 研究成果及び考察（申請時の計画に対する達成度合を織込む）

1. Si 上 Ge のヘテロエピ成長

パシベーション方法として 1.ヨウ素溶液パシベーション、2.HF 水溶液による水素終端、3.高圧水蒸気アニール (HPA)、4.GeNx:H 膜を比較した。図 2 に QSSPC 測定による実効キャリアライフタイムを示す。未処理が $8\mu\text{s}$ に対して、I2-エタノール溶液処理で $52\mu\text{s}$ に改善された。また高圧水蒸気アニールでは $22\mu\text{s}$ が得られた。

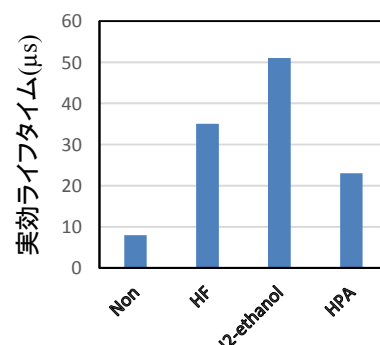


図2 各種パシベーション方式による Ge 基板の実効ライフタイム

2. エピ成長 Ge 膜の伝導型/率制御

図 3 に Ge 膜の不純物ドーピング方法を示す。二つの Ge ターゲットがあり、そのうち一つの Ge 上に Al 線又は Sb チップを置いた。不純物が置いてあるターゲットのパワーを変化させることで伝導率制御を行った。i 型 Ge はアニール後の正孔濃度が 10^{16}cm^{-3} と低く、正孔移動度も

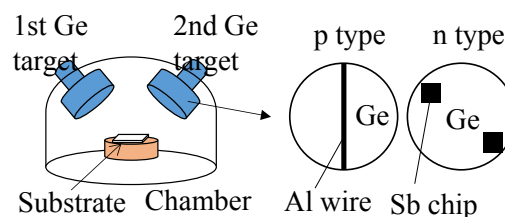


図3 スパッタ堆積 Ge 膜の不純物添加模式図

$1030\text{cm}^2/\text{Vs}$ と高く、欠陥が少ない膜であることがわかった。不純物添加した膜では、p 型と n 型でそれぞれ最大で $1 \times 10^{21}\text{cm}^{-3}$ と $1 \times 10^{20}\text{cm}^{-3}$ と高い濃度が達成された。

3. pn 接合形成と特性評価

Si 基板上に作製した pn 接合 Ge ダイオードの構造と JV 特性を図 4 示した。オンオフ比は 472、理想因子は 1.14 と良好な特性を示した。

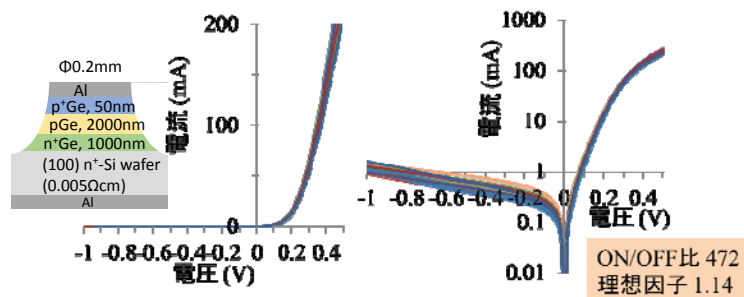


図4 Si基板上に試作したGeダイオードの断面構造模式図とJV特性

4. Ge 太陽電池の製作

Ge 上 Ge 膜に作製した太陽電池の JV 特性を図 5 に示した。i-Ge 層の厚さは 500nm である。Jsc, Voc, FF, η はそれぞれ $8.7\text{mA}/\text{cm}^2$, 0.15V , 42% , 0.55% であった。IQE 特性から、赤外光では 80% 近くの高い値にもかかわらず可視光領域で電流が取り出せていない事がわか

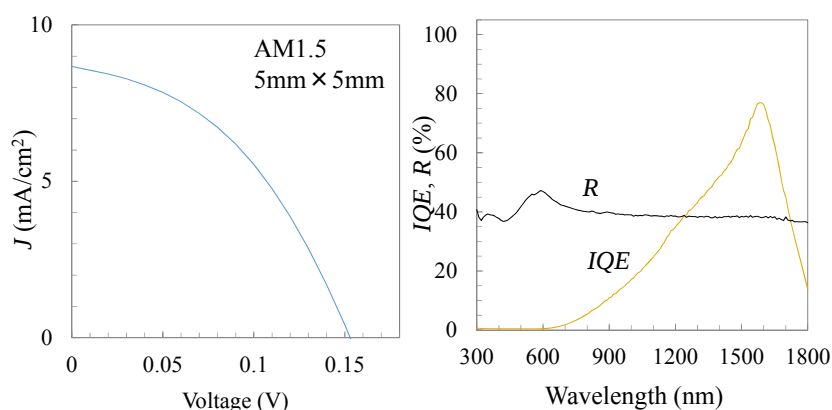


図5 Ge太陽電池のJV特性(左)とIQE特性(右)

る。成長 Ge 膜の問題である。今後の欠陥低減が課題となる。また Si 基板上に形成した Ge 膜に作製した太陽電池(図 1)に関しては、変換効率は 0.1%以下であった。格子不整合により、より多くの欠陥が Ge 膜に導入されたと思われる。格子緩和による欠陥の低減が今後の課題となる。

○当初計画に対する達成度合

良い特性は得られなかったものの、最終目的である Si 上 Ge 太陽電池については試作・評価を完成させた。しかし特性が 0.1%未満と低く、今後は格子緩和の施策、欠陥密度の低減、及びパシベーション技術の確立、等が必要となる。

3. 経費の使用状況（申請時の計画に対する実績を記述）

以下に示す通りである。

消耗品費	手袋、キムワイプ、純水フィルター等	約 40 万円
借料損料	真空スパッタ装置修理に要する部品	約 25 万円
資料費	論文購入等	約 2 万円
印刷費	論文刊行等	約 16 万円
旅費	情報収集の為の出張旅費	約 22 万円

4. 将来展望（今後の発展性、実用化の見込み等について記述）

Si 基板上への Ge 膜エピタキシャル成長は、GaAs/Si タンデム構造太陽電池のバッファ層として、また III-V 化合物系多接合太陽電池のボトムセル及び基板として、また Si に代わる次世代 LSI のチャンネル材料として、更に光集積回路の受光デバイスとして、期待されている技術である。本研究では安価、安全、大面積、等の特徴を持つスパッタ堆積法を用いてこの課題に取り組んでいる。残る課題は、Ge 膜の欠陥を減らすことにある。今後引き続きこの課題に取り組む予定であり、解決できれば上記に示した様々な技術での実用化が期待できる。

5. 成果の発表（学会での発表、学術誌への投稿等を記載。予定を含む）

国際会議発表

1. Wenchang Yeh ; Motohiro Matsumoto ; Keisuke Sugihara, “Fast and low-temperature sputtering epitaxy of Si and Ge and its application to optoelectronics”, 2015 International Symposium on Next-Generation Electronics (ISNE), Taipei Taiwan, 2015, P.1- 4.

本の分担執筆

1. Wenchang Yeh, “Sputtering Epitaxy of Si and Ge for Application to Solar Cells”, Green Photonics and Smart Photonics (River Publishers Series in Optics and Photonics), Chapter 3, p47-61, 2016.