

## 研究成果報告書

研 究 題 目		次世代 ICT のための超低消費電力デジタルフィルタの開発	実 施 年 度 令和 5～6 年度
代 表 研 究 者	所 属	広島大学 大学院先進理工系科学研究科	
	氏 名	中本 昌由	印
<p>1. 研究の目的・背景</p> <p>ICT において、デジタルフィルタは必要不可欠な役割を担っている。例えば、スマートフォンの通話や音声認識において、信号品質改善のためデジタルフィルタが利用されている。さらに、デジタル補聴器や人工咽頭といった小型福祉機器においても同様の目的でデジタルフィルタが利用されている。</p> <p>デジタルフィルタは ICT の中でもとりわけ消費電力が大きいことが知られている。デジタルフィルタは乗算器、加算器、遅延器の 3 要素で構成されているが、このうち消費電力に大きく関係するのは乗算器の個数である。学術的背景として、デジタルフィルタの性能を犠牲にすることなく、乗算器の個数 (<math>\propto</math>消費電力) を削減したいという問題がある。</p> <p>本研究では、いくつかの乗算器が 0 となる制約 (スパース制約) 等をデジタルフィルタの設計問題に組み込むことで設計問題を定式化し、これを効率的に解くアルゴリズムを開発することが目的となる。本研究で結果として、デジタルフィルタの消費電力の大幅な低減が予想される。また、スマートフォンなどの電池の駆動時間の増大が期待できる。すなわち、今後爆発的に増加する次世代 ICT の普及や発展への貢献が本研究の意義である。</p> <p>デジタルフィルタの設計とは、デジタルフィルタの伝達関数と所望応答の偏差の総和 (コスト関数) を最小化するように乗算器ベクトル <math>\mathbf{x}</math> を最適化する問題である。デジタルフィルタの実現においては、乗算器の個数 (<math>\propto</math>消費電力) と性能にトレードオフが存在し、<math>\mathbf{x}</math> を上手く最適化したとしても既存の設計法ではデジタルフィルタの性能はほぼ上限に達している。言い換えると、性能を上げるにはデジタルフィルタの次数 (<math>\mathbf{x}</math> のサイズ <math>N</math>) を増やす必要がある。これは、デジタルフィルタの消費電力の増大につながってしまう。そこで、本研究ではデジタルフィルタの性能を損なうことなく乗算器数を減じることを目的とする。</p>			

## 2. 研究成果及び考察（申請時の計画に対する達成度合を織込む）

デジタルフィルタの設計問題は、乗算器を未知パラメータとした誤差の2乗和や最大誤差をコスト関数とし、コスト関数を最小化するような乗算器ベクトル  $x$  を見つける問題である。本研究で扱った無限インパルス応答（IIR）型デジタルフィルタは、一般的に使用されている有限インパルス応答（FIR）型のデジタルフィルタよりも少ない次数（乗算器）で優れた性能が得られるという特徴がある。一方で、IIR型デジタルフィルタは安定性を考慮する必要があり、設計問題も非線形性を有するためにFIR型デジタルフィルタよりも設計が困難であるという問題点があった。ここでは、IIR型デジタルフィルタの設計問題について、コスト関数を線形化した形に変形し、さらに重み関数を指定できる形で定式化した。また、いくつかの乗算器が0になる制約（スパース制約）制約を設計問題に組み込むことでデジタルフィルタの設計問題を定式化した。

次に、この設計問題を効率的に解くための最適化法を開発した。ここでは、まず、設計問題を、(a) 正実性制約を用いて解くことで分母係数を算出した。次に、分母係数を固定したうえで(b) Least Absolute Shrinkage and Selection Operator (LASSO) と呼ばれる手法を用いて分子係数に0係数が多数現れるように設計問題を定式化した。ここでは、Least Angle Regression (LARS) なるアルゴリズムを用いて設計問題を解いた。このアルゴリズムの特長は、すべての乗算器が0係数の場合から、0係数を全く含まない場合を一度の最適化で算出することができる点にある。さらに、(c) 設計したデジタルフィルタの有効性をシミュレーション実験によって確認した。本研究により、非スパースデジタルフィルタと同じ乗算器数でより優れたデジタルフィルタが設計できることが分かった。したがって、申請時の計画に対する達成度合いは約80%であると考えている。

### 3. 経費の使用状況（申請時の計画に対する実績を記述）

申請金額 1,250,000 円に対して 2025 年 3 月 31 日時点で全額支出している。主な経費の用途は、研究成果の発表や、本研究課題であるデジタル信号処理、デジタルフィルタに関する情報収集を目的とした学会や研究会に出席するための参加費および出張旅費である。設備備品として、設計アルゴリズムを高速に実行するためのハードウェアとして、GPU（グラフィックスプロセッシングユニット）とそれに対応した電源を購入した。さらに、設計したデジタルフィルタの消費電力を評価するため、タブレット、スマートフォン、ノートパソコンなどの ICT 端末を購入した。また、フィルタの最適化とそれを実現するためのソフトウェアに関連する資料や書籍を購入した。

### 4. 将来展望（今後の発展性、実用化の見込み等について記述）

本研究で提案したデジタルフィルタの設計アルゴリズムは優れた解が得られるものの、最適性が保証されていないという課題が残された。今後の発展性として、アルゴリズムで得られる解の最適性を保証することで、より高性能なデジタルフィルタを設計することが挙げられる。さらに、本設計法で 0 係数を含めるのは伝達関数の分子係数のみであるが、分母係数にも 0 係数を含めることができればさらに性能が向上すると予想される。また、本成果は帯域通過型のデジタルフィルタだけでなく、デジタル微分器やヒルベルト変換器など、帯域通過型以外のデジタルフィルタに対しても有効であると考えられる。

本研究で提案された手法が広く知られれば、様々な ICT 機器において、本手法で設計されたデジタルフィルタが利用されると考えられる。

5. 成果の発表（学会での発表、学術誌への投稿等を記載。予定を含む）

**研究成果：**

[1] 岩切 遼, 中本 昌由 : 安定余裕を有するスパース IIR フィルタの設計, 電気学会研究会資料 (電学研資), ST23002, CT23065, pp. 5-10, June. 2023.

[2] R. Iwakiri and M. Nakamoto : Design of stable IIR filters with LASSO, 令和 5 年電気学会電子・情報・システム部門大会, SS2-6, pp. 1910-1911, Aug. 2023.

[3] 岩切 遼, 中本 昌由, 坂東幸浩 : LASSO に基づくスパース IIR フィルタの設計, 電気学会論文誌 C, Vol. 144, No. 2, pp.47-52, Feb. 2024.